

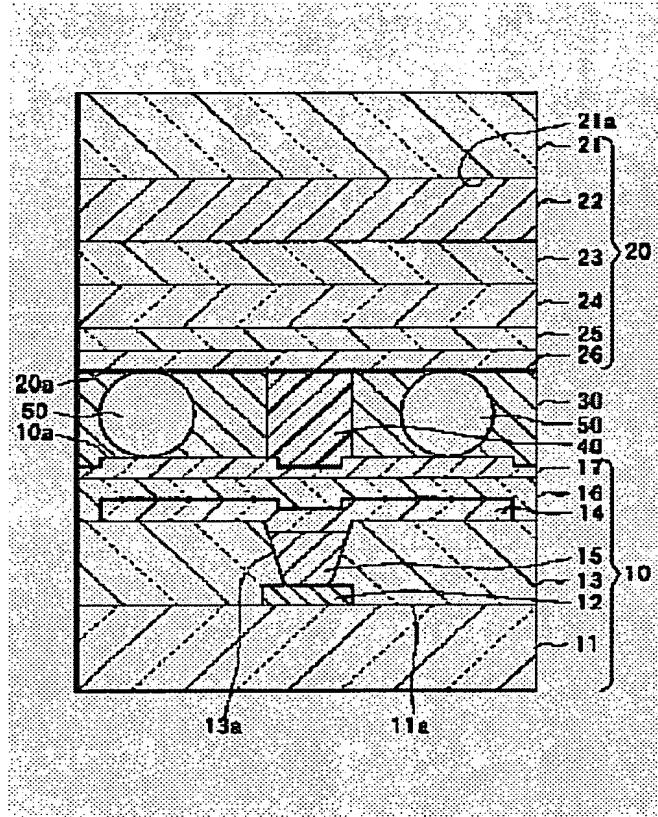
**ELECTRODE SUBSTRATE FOR DISPLAY ELEMENT AND ITS PREPARATION**

**Patent number:** JP2000047235  
**Publication date:** 2000-02-18  
**Inventor:** SATO MAKOTO; YOSHIDA SHUNTARO; KATO HIROMICHI;  
SUEMATSU KAZUE  
**Applicant:** DENSO CORP  
**Classification:**  
- international: G02F1/1343; G09F9/30; G02F1/13; G09F9/30; (IPC1-7):  
G02F1/1343; G09F9/30  
- european:  
**Application number:** JP19980211443 19980727  
**Priority number(s):** JP19980211443 19980727

[Report a data error here](#)**Abstract of JP2000047235**

**PROBLEM TO BE SOLVED:** To prevent the electric connection of a main electrode and an auxiliary electrode from being obstructed by a flat film in an electrode substrate for a display element providing the main electrode and the auxiliary electrode on one surface of the substrate and having a structure burying the auxiliary electrode in the flat film.

**SOLUTION:** In this electrode substrate, an insulated flat film 13 comprising an insulative resin, glass or the like which has a through-hole 13a from the side of an auxiliary electrode 12 to the side of a main electrode 14 is interposed between the main electrode 14 comprising ITO(indium tin oxide) or the like and the auxiliary electrode 12 comprising Ni, Cr or the like in one surface 11a of a glass substrate 11. A conductive material 15 forming by electroplating of Cu using the auxiliary electrode 12 as an electrode and electrically connecting the auxiliary electrode 12 with the main electrode 14 is filled in the through hole 13a.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-47235

(P2000-47235A)

(43)公開日 平成12年2月18日 (2000.2.18)

(51)Int.Cl.<sup>7</sup>G 0 2 F 1/1343  
G 0 9 F 9/30

識別記号

3 3 7

F I

G 0 2 F 1/1343  
G 0 9 F 9/30テマコト<sup>®</sup>(参考)2 H 0 9 2  
5 C 0 9 4

3 3 7

審査請求 未請求 請求項の数3 O L (全11頁)

(21)出願番号 特願平10-211443

(22)出願日 平成10年7月27日(1998.7.27)

(71)出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 佐藤 良

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(72)発明者 吉田 俊太郎

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(74)代理人 100100022

弁理士 伊藤 洋二 (外1名)

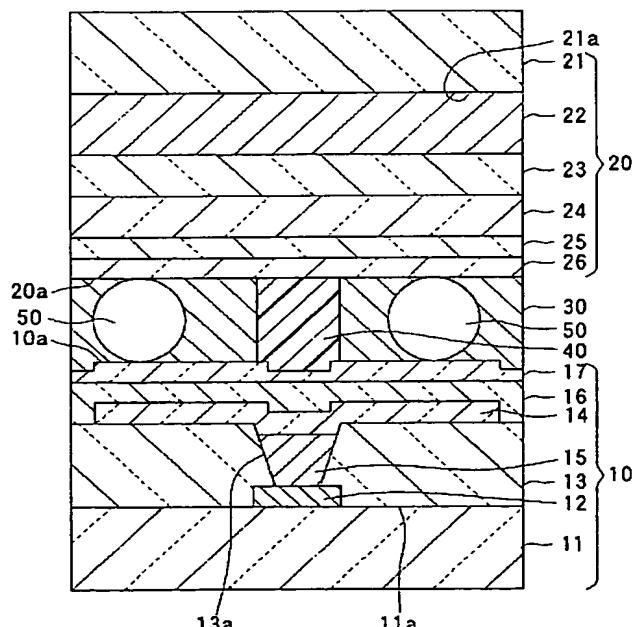
最終頁に続く

(54)【発明の名称】 表示素子用電極基板およびその製造方法

## (57)【要約】

【課題】 基板の一面に主電極及び補助電極を備え、且つ、補助電極を平坦膜に埋め込んだ構造を有する表示素子用電極基板において、平坦膜によって主電極と補助電極との電気的接続が阻害されるのを防止する。

【解決手段】 ガラス基板11の一面11a上に形成されたITO等からなる主電極14とNiやCr等からなる補助電極12との間には、補助電極12側から主電極14側に貫通する穴13aを有する絶縁性の樹脂やガラス等からなる絶縁性の平坦膜13が介在する。該穴13aには、補助電極12を電極としたCuの電気めっきにより形成され、補助電極12と主電極14とを電気的に接続する導電材15が充填されている。



### 【特許請求の範囲】

【請求項1】 基板(11、61)の一面(11a、61a)上に主電極(14、64)と、この主電極に沿って形成された補助電極(12、62)とを形成してなる表示素子用電極基板において、

前記主電極と前記補助電極との間には、前記補助電極側から前記主電極側に貫通する穴(13a、63a)を有する絶縁性の平坦膜(13、63)が介在され、

前記穴には、前記補助電極と前記主電極とを電気的に接続する導電材(15、65)が充填されていることを特徴とする表示素子用電極基板。

【請求項2】 前記穴(13a、63a)は、前記補助電極(12、62)側から前記主電極(14、64)側に向かって末広がり状の断面形状を有していることを特徴とする請求項1に記載の表示素子用電極基板。

【請求項3】 基板(11、61)の一面(11a、61a)上に主電極(14、64)と、この主電極に沿って形成された補助電極(12、62)とを形成してなる表示素子用電極基板を製造する製造方法であって、

前記基板の前記一面上に、前記補助電極を形成する工程(S1、S2)と、

前記補助電極上に絶縁性の平坦膜(13、63)を形成する工程(S3)と、

前記平坦膜に、前記補助電極側から前記平坦膜上に貫通する穴(13a、63a)を形成する工程(S4)と、前記補助電極を電極とした電気めつきを行うことにより、前記穴から露出するように、前記穴に導電材(15、65)を充填する工程(S5)と、

前記導電材と電気的に接続するように、前記平坦膜上に前記主電極を形成する工程(S6、S7)とを有することを特徴とする表示素子用電極基板の製造方法。

### 【発明の詳細な説明】

#### 【0001】

【発明の属する技術分野】本発明は、基板の一面上に主電極とこの主電極に沿って形成された補助電極とを形成してなる表示素子用電極基板およびその製造方法に関し、液晶表示素子用の電極基板等に用いて好適である。

#### 【0002】

【従来の技術】この種の表示素子用電極基板は、例えば、AFLC(反強誘電性液晶)、FLC(強誘電性液晶)、TFT(薄膜トランジスタ)、STN(超ねじれネマチック液晶)等の液晶表示素子に用いられる。一般に、液晶表示素子は、対向する透明な一対の電極基板と、これら両電極基板間に介在され両電極基板間に印加される電圧により駆動される液晶とを備える。

【0003】近年、液晶表示素子は、従来の10~13インチのノートパソコンからCRT代替を狙った15~21インチの液晶モニターへ適用される等、大型化が進んでいる。更に将来は、壁掛TV(20~40インチ)等への期待も高まっている。それに伴い電極配線の

抵抗増大による信号波形の鈍りが大きな問題となってきた。この信号波形の鈍りは、表示上クロストークを発生させたり、表示輝度のムラとなって表示品位を著しく低下させる。

【0004】例えば、17インチクラスの液晶表示素子の場合、方式により差はあるが、例えば反強誘電性液晶素子(以下、AFLCと略す)を用いた場合は、要求される抵抗値は、100Ω(幅300μm、長さ300mm程度の配線)と低い。現在最も低抵抗な透明電極(ITO(Indium-Tin Oxide))：膜厚300nmシート抵抗4Ω/□)を用いても、3KΩとなり到底目標値を達成できない。また、膜厚を厚くして対応しようとしても30倍もの厚さにする必要があり透過率、コスト両面で実現不可能である。

【0005】これに対して、従来一般に、配線抵抗を下げるために、図11に示す様に、上記透明電極等の主電極に対する補助電極として金属配線を使用する液晶表示素子用の電極基板も提案されている。これは、まず、ガラス基板1に透明電極材料であるITO2を、スパッタにより、例えば膜厚300nm成膜する(図11(a))。これをフォトリソグラフ技術を用いてパターニングし、透明電極3を形成する(図11(b))。その上に金属(Cu、Al等)4をスパッタにて成膜する(図11(c))。これをフォトリソグラフ技術を用いて、所定の線幅にパターニングし、金属配線5を形成する(図11(d))。

【0006】次に、上下電極基板短絡防止を目的とした酸化タンタルをスパッタにて成膜し、絶縁膜6を形成する(図11(e))。さらに液晶を配列させる配向膜(ポリイミド等)7をオフセット法で印刷して完成させる(図11(f))。この方式の場合、金属配線5部分は、光を遮断してしまうのでパネルの透過率が下がってしまう。例えば300×100μmの画素に、配線幅20μmの金属配線5を設けると、開口率(光が有効に透過する割合)は(光透過領域)/(画素領域)は75%、配線幅60μmでは、開口率50%と低下する。

【0007】そこで、開口率の高い配線幅20μmで設計した場合、金属配線5に最も抵抗の低い金属の一つであるCuを使用しても、4μmもの厚さを必要とする。液晶素子のセルギャップ(対向する電極基板との距離)は、TFT、STN方式で4~5μm、AFLC、FLC方式では、2μm弱である。そのため、このような厚い金属配線5を電極上に設けることは、AFLC、FLCでは不可能であり、TFT、STNでも対向基板の電極との距離が小さく上下電極基板の配線短絡をまねき実現できなかった。

【0008】また、液晶は、電極基板の段差により配向(液晶の並び)が乱れる。更に、上下電極基板の短絡防止のため設けられる絶縁膜6も段差があると、カバーレ

ージが悪くなり、上下短絡の原因となる。このようなことを考慮すると図11のような構造の場合、例えば金属配線5の厚みは、0.5μm程度に押さえる必要がある。この厚みで100Ωを実現するには、金属配線幅は、200μmとなり開口率は、25%と大幅に低下してしまう。

【0009】そこで、電極上に設けられた厚い金属配線による上下電極基板の配線短絡を防止するために、特開平9-189917号公報に示されるような金属配線を電極下部に形成した絶縁性の平坦膜内に埋め込んだ、いわゆる埋め込み電極構造が提案されている。これは、少なくとも一方の電極基板において、その基板対向面に金属配線（導電性パターン）を形成し、この金属配線の相互間を加圧ローラ等で加圧することにより樹脂製の平坦膜で埋め、この平坦膜上に、平坦膜から露出する金属配線と電気的に接続するようにITOからなる透明電極を形成してなるものである。

【0010】これによれば、金属配線の厚みを自由に設計でき、電極の低抵抗化、良好な開口率を実現しつつ、上下電極基板の配線短絡を防止できる。

#### 【0011】

【発明が解決しようとする課題】しかし、上記従来公報記載の埋め込み電極構造においては、平坦膜を構成する樹脂の一部が、補助電極である金属配線上の一部のりやすく、その後成膜される主電極である透明電極との接続が阻害されて部分的に不完全となるため、表示ムラ等が発生する。

【0012】このような問題は、液晶表示素子用の電極基板のみならず、例えば、EL（エレクトロルミネッセンス）素子、PDP（プラズマディスプレイ）等に適用される電極基板であっても、主電極に対して金属配線等の補助電極を平坦膜に埋め込んだ構造であれば、共通の問題として発生するものと考えられる。そこで、本発明は上記点に鑑みて、基板の一面上に主電極及び補助電極を備え、且つ、補助電極を平坦膜に埋め込んだ構造を有する表示素子用電極基板において、平坦膜によって主電極と補助電極との電気的接続が阻害されるのを防止し、良好な電気的接続を実現することを目的とする。

#### 【0013】

【課題を解決するための手段】上記目的を達成するため、請求項1記載の発明では、基板（11、61）の一面（11a、11a）上に形成された主電極（14、64）と補助電極（12、62）との間に、補助電極（12、62）側から主電極（14、64）側に貫通する穴（13a、63a）を有する絶縁性の平坦膜（13、63）を介在させ、該穴（13a、63a）に、補助電極（12、62）と主電極（14、64）とを電気的に接続する導電材（15、65）を充填したことを特徴としている。

【0014】本発明では、平坦膜（13、63）に、補

助電極（12、62）側から主電極（14、64）側に貫通する穴（13a、63a）を設けているから、平坦膜（13、63）によって主電極（14、64）と補助電極（12、62）との電気的接続が阻害されるのを防止することができ、更に、該穴（13a、63a）に充填された導電材（15、65）を介して、補助電極（12、62）と主電極（14、64）とを電気的に接続するようしているから、両電極（12、62、14、64）の良好な電気的接続を実現できる。

【0015】また、請求項2記載の発明においては、上記平坦膜（13、63）の穴（13a、63a）は、補助電極（12、62）側から主電極（14、64）側に向かって末広がり状の断面形状を有していることを特徴としており、該穴（13a、63a）の主電極（14、64）側における開口部のエッジを鈍角にすることができるから、このエッジ部分に位置する主電極（14、64）の断線（段切れ）を防止することができる。

【0016】また、請求項3記載の発明は、表示素子用電極基板の製造方法に関し、基板（11、61）の一面（11a、61a）上に補助電極（12、62）を形成し、補助電極（12、62）上に絶縁性の平坦膜（13、63）を形成し、平坦膜（13）に補助電極（12、62）側から平坦膜（13、63）上に貫通する穴（13a、63a）を形成し、補助電極（12、62）を電極とした電気めつきを行うことにより穴（13a、63a）から露出するよう穴（13a、63a）に導電材（15、65）を充填し、導電材（15、65）と電気的に接続するよう平坦膜（13、63）上に主電極（14、64）を形成することを特徴としている。

【0017】それによって、補助電極（12、62）を電気めつき用の電極として兼用でき、効率的に導電材（15、65）を充填することができる。そして、本発明によれば、請求項1記載の発明と同様の作用効果を奏する表示素子用電極基板の製造方法を提供し得る。なお、上記各手段の括弧内の符号は、後述する実施形態記載の具体的手段との対応関係を示す一例である。

#### 【0018】

【発明の実施の形態】（第1実施形態）図1は、本発明の第1実施形態に係る液晶表示素子100の概略構成を示す説明図であり、図2は図1のA-A断面の拡大説明図である。液晶表示素子100は、反強誘電性液晶を用いたマトリクス表示型の表示装置であり、透明な一对の電極基板10、20が対向して重ね合わせてなる。

【0019】ここで、図1及び図2において、下側電極基板10は走査側電極基板（COM基板）で、本発明の表示素子用電極基板に相当し、上側電極基板20が信号側電極基板（SEG基板）である。これら両電極基板10、20は、周縁部において図示しない帯状のシール材等を介して接着支持され、積層固定されている。また、これら両電極基板10、20の間（例えばセルギャップ

が1.5 μm程度)には、図2に示す様に、反強誘電性液晶30が注入されている。

【0020】下側電極基板10は、透明のガラス基板(基板)11を有し、このガラス基板11における第2電極基板20と対向する対向面(基板の一面)11aには、金属(例えばNiやCr等)からなる複数条の補助電極(下地電極)12がストライプ状に形成されている。そして、補助電極12の上には、絶縁性の樹脂やガラス等からなる平坦膜13が形成されている。

【0021】ここで、絶縁性の樹脂やガラスとしては、感光性のアクリル樹脂や、鉛系ガラスあるいはビスマス系ガラスに感光性樹脂が入ってなる感光性ガラス等を採用できる。この平坦膜13の上には、ITO等の透明電極材料からなる複数条の主電極(透明電極)14がストライプ状に形成されている。補助電極12は、主電極14のストライプに沿って配置されており、補助電極12の方が幅が狭い。

【0022】このような主電極14と補助電極12との間に絶縁性の平坦膜13を介在させてなる構成を有する下側電極基板10において、図2に示す様に、平坦膜13に、各補助電極12側から対応する各主電極14側に貫通する穴13aを形成し、各穴13aに、補助電極12と主電極14とを電気的に接続する導電材15を充填したことが、本実施形態の主たる特徴である。

【0023】穴13aは、その平面形状が、両電極12、14に対応したストライプ形状をなし、その断面形状が、補助電極12側から主電極14側に向かう末広がり状となるように、その内面にテープが設けられている。また、また、平面形状は特に限定されず、ストライプに沿って連続したものであってもよく、ストライプに沿って点在するものであってもよい。

【0024】導電材15は金属等の導電性材料からなり、本例では、補助電極12を電極としたCuの電気めっきにより形成されている。そして、穴13aを介して対向する両電極12、14の面に接して、両電極12、14を導通させている。ここで、図2に示す様に、導電材15の露出面は、穴13aの主電極14側の開口縁部から引っ込んで段差をなしているが、この段差は1μm以内であることが好ましい。

【0025】また、各主電極14及び主電極14の存在しない平坦膜13の上には、短絡防止を目的とした酸化タンタル等からなる絶縁膜16が形成され、この絶縁膜16の上には、ポリイミド等からなる配向膜17が形成されている。かかる構成を有する下側電極基板10は、主電極14に対する補助電極12を平坦膜13に埋め込んだ構造となっている。

【0026】一方、上側電極基板20は透明のガラス基板21を有しており、このガラス基板21における第1電極基板10と対向する対向面21aに、対向面21a側から順次、カラーフィルタ層(CF層)22、CF層

22の凹凸を平坦化するための平坦化層23、ストライプ状の複数条の主電極24、短絡防止を目的とした絶縁膜25、配向膜26が積層されてなる。

【0027】ここで、CF層22は、顔料を分散させたアクリル樹脂等からなる着色層と、着色層以外からの光漏れを防止するため着色層の間に設けられたブラックマスク(BM)とを有する。また、平坦化層23はアクリル樹脂等、主電極24はITO等の透明電極材料、絶縁膜25は酸化タンタル等の絶縁材料、配向膜26はポリイミド等からなる。

【0028】また、各電極基板10、20の各々の主電極14、24は、互いにストライプが直交するように対向配置され、両主電極14、24の直交して対向する領域が、複数の格子状画素として構成される。この画素はCF層22とも対応しており、液晶表示素子100の駆動時に表示が行われる表示部として作用する。ここで、補助電極12は透明ではないため、漏光防止の目的で設けられるBMとして利用できる。

【0029】また、配向膜17、26は液晶30を配向(分子配列を所定方向に揃える)させるためのもので、例えば、両配向膜17、26の対向する対向面は、布材等を用いて所定方向にラビング処理されている。かかる構成を有する各電極基板10、20において、各配向膜17、26の上記対向面が、各電極基板10、20の内表面10a、20aを構成している。

【0030】そして、両電極基板10、20間において、補助電極12に対応する部位にはストライプ状の隔壁40が挟持され、それ以外の部位には複数の球状スペーサ50が挟持されている。ここで、隔壁40は感光性樹脂等からなり、両内表面10a、20aに接着して両電極基板10、20に対する衝撃、振動に抗するものであり、一方、スペーサ50は剛性の高いシリカ等のセラミックあるいは樹脂製のもので、セルギャップを維持するためものである。

【0031】かかる構成を有する液晶表示素子100の製造方法の一例について、次に、図3に示す工程流れ図及び図4ないし図6の製造工程説明図を参照して述べる。まず、下側電極基板10について述べる。図4(a)に示す様に、ガラス基板11の対向面11aに、無電界めっき技術にて、例えばNiを100nm程度成膜し下地金属12aを形成する(下地金属形成工程S1)。なお、この下地金属12aはCrをスパッタにより成膜してもよい。

【0032】これをフォトリソグラフ技術を用いて、例えば線幅20μm程度にパターニングすることで、図4(b)に示す様に、補助電極12を形成する(補助電極形成工程S2)。さらに、図4(c)に示す様に、平坦膜13として、例えば感光性のアクリル樹脂を4μm程度の厚さにスピナーにて塗布する(平坦膜塗布工程S3)。

【0033】これを仮焼成し、露光及び現像して、図4(d)に示す様に、補助電極12の上に補助電極12から平坦膜13上に貫通する穴13aを開ける(平坦膜穴形成工程S4)。この際露光・現像条件を選択して、上述したような穴13aの内面にテープがつくことが重要である。このテープは、後から成膜するITOの段切れを防ぐ効果がある。露光・現像後、本焼成を実施する。

【0034】次に、補助電極12を電極として利用してCuの電気めつきを実施することにより、図4(e)に示す様に、穴13aから露出するように、穴13aに導電材15を充填する(導電材充填工程S5)。この際、面内のムラを10%以内とするように、また、平坦膜13との隙間が無い様に、めつき条件を選択することが必要である。

【0035】続いて、その上に、ITOをスパッタにより膜厚300nm成膜し、図5(a)に示す様に、主電極14の電極膜14aを形成する(電極膜形成工程S6)。ここで、電極膜14aは穴13aから露出する導電材15と接触し、電気的に接続されている。これをフォトリソグラフ技術を用いてパターニングし、図5(b)に示す様に、導電材15と導通する主電極14を形成する(主電極形成工程S7)。

【0036】次に、その上に、図5(c)に示す様に、上下電極基板10、20の短絡防止を目的とした絶縁膜16を、例えば、酸化タンタルを成膜することにより形成する(絶縁膜形成工程S8)。さらに、その上に、図5(d)に示す様に、例えばポリイミドをオフセット法で印刷することにより、配向膜17を形成する(配向膜形成工程S9)。続いて、配向膜17のラビング処理等を行い、本発明に係る表示素子用電極基板である下側電極基板10が完成する。

【0037】ここで、上記平坦膜塗布工程S3において、耐熱温度250°Cの感光性アクリル樹脂に替えて、耐熱温度500°C以上の感光性鉛ガラスを平坦膜13に使用してもよい。感光性鉛ガラスはペーストとしてスクリーン印刷等の印刷法により塗布可能である。そして、平坦膜穴形成工程S4を行い穴13aを有する平坦膜13を形成する。

【0038】なお、感光性鉛ガラスの場合、感光性アクリル樹脂とは、焼成、露光、現像等の条件は異なるため、適宜条件を選択して行なうことが必要である。ところで、この場合、この鉛ガラスの耐熱性により、上記電極膜形成工程S6における電極膜(ITO)13aの成膜に、安価な印刷法を用いることが出来るという利点がある。

【0039】ITOは、スパッタの場合、250°C以下で成膜できるが、印刷の場合、450°Cの焼成が必要となる。スパッタ装置は高価であり、また真空を必要とするため、生産性(スループット)も良くなかった。それに比べて、鉛ガラスの耐熱性により可能となる印刷法

は、設備も安価で、焼成も連続炉を用いることができ、生産性が良い。

【0040】また、上記図11に示す従来製造工程においても、印刷によりITOを成膜できるが、印刷されたITOのシート抵抗は、スパッタと比較して2桁高い(例えば、スパッタ:10Ω/□に対して、印刷:1KΩ/□)。そのため補助電極となる金属配線をあまり厚くできない従来構造では、ITOによる低抵抗化も図る必要があり採用できなかった。

【0041】一方、図4及び図5に示す埋め込み電極法では、補助電極12の厚みに事実上制約がないためITOは、画素内での電圧降下(最大300μm程度)のみ考えればいいため印刷法によるITOのシート抵抗でも問題とならない。また、感光性鉛ガラスを平坦膜13として用いると、絶縁膜16もスパッタの酸化タンタルに替えて、ゾルゲル法を用いた有機Ti系の印刷絶縁膜(例えば、焼成温度が350°C~450°C)を用いることができる。この印刷法を用いると安価に絶縁膜16を成膜できる。

【0042】一方、上側電極基板20の製造工程について述べる。まず、ガラス基板21の対向面21a上に、金属等からなるBMをフォトリソグラフ技術を用いてパターニング形成する。その上に、顔料を分散させた感光性アクリル樹脂を塗布し、フォトリソグラフ技術を用いてパターニングする。これを3回繰り返し、R(赤)、G(緑)、B(青)の着色層を形成することによりCF層22を形成する。

【0043】続いて、その上に、アクリル樹脂を塗布、焼成等を行い平坦化層23を形成し、その上に、スパッタによりITO成膜し、これをフォトリソグラフ技術を用いてパターニングすることで主電極24を形成する。そして、その上に、絶縁膜形成工程S8、配向膜形成工程S9と同様にして、絶縁膜25、配向膜26を積層形成する。こうして、上側電極基板20が出来上がる。

【0044】続いて、下側電極基板10の内表面10aに隔壁40を形成する(図6(a))。隔壁40は、隔壁40を形成する感光性樹脂を、下側電極基板10の内表面10aに塗布し、仮硬化、本硬化し、フォトリソグラフ技術を用いてパターニングすることで、形成される。一方、上側電極基板20の内表面20aに、スペーサ50を散布して配する(図6(b))。

【0045】スペーサ50は、両電極基板10、20を重ね合わせた際に、隔壁40の部分と重ならないようマスク等を用いて選択的に散布することで配される。そして、両電極基板10、20のどちらか一方の内表面10a、20aの周縁部上に、上記シール材を帯状に印刷により形成する。なお、このシール材の一部には、液晶注入口が形成される。

【0046】続いて、両電極基板10、20を、内表面10a、20aにて対向させ重ね合わせる。そして、重

ね合わされた両電極基板10、20を、両基板が密着する方向に基板外表面全体を加圧しつつ、加熱する。このとき、両電極基板10、20間の距離はスペーサ50の厚みとなり、所望のセルギャップに規定されるとともに、隔壁40及び上記シール材にて両電極基板10、20が接着固定される。

【0047】そして、積層固定された両電極基板10、20のうち、不要な部位を分断し、所望の大きさ、形状とした後、シール材の液晶注入口から反強誘電性液晶30を、液相状態にて真空注入し、両電極基板10、20間の隔壁40及びスペーサ50以外の部分に充填する。次に、液晶注入口を封止すると液晶表示素子100が完成する。

【0048】ところで、本実施形態によれば、平坦膜13に、補助電極12側から主電極14側に貫通する穴13aを設けているから、従来のように補助金属配線に樹脂がのるという問題もなく、平坦膜13によって主電極14と補助電極12との電気的接続が阻害されるのを防止することができる。更に、該穴13aに充填された導電材15を介して、補助電極12と主電極14とを電気的に接続するようにしているから、両電極12、14の良好な電気的接続を実現できる。

【0049】また、本実施形態によれば、平坦膜13の穴13aは、補助電極12側から主電極14側に向かって末広がり状の断面形状を有しているため、該穴13aの主電極14側における開口部のエッジを鈍角にすることができるから、このエッジ部分に位置する主電極14の断線（段切れ）を防止することができる。また、本実施形態によれば、補助電極12を電気めつき用の電極として兼用でき、補助電極12に対応する部位に、確実に且つ効率的に導電材15を充填することができる。

【0050】また、本実施形態によれば、補助電極12は、漏光防止の目的で設けられるBMとして利用できるが、この場合、反射防止のためNi等の単層とするよりも、Cr/CrOの2層構造としたほうがよい。

（第2実施形態）本第2実施形態を図7に示す。上記第1実施形態では、カラーフィルタのない電極基板を、主電極に対する補助電極を平坦膜に埋め込んだ構造としたが、本第2実施形態では、液晶表示素子の一対の電極基板において、CF層を有するカラーフィルタ基板（CF基板）60に、本発明を適用したものであり、補助電極62がCF層のBMを兼用していることが特徴である。なお、CF基板60と対向する電極基板（図示せず）はCF層を有しなくてよい。図7はCF基板60の概略断面を示す。

【0051】CF基板60は、透明のガラス基板（基板）61を有し、このガラス基板61の一面61aには、Cr/CrOの2層構造からなる複数条の補助電極（下地電極）62がストライプ状に形成されている。そして、ガラス基板61の一面61aにおける各補助電極

62の間には、顔料を分散された感光性アクリルからなるR、G、Bの各着色層620が形成されている。

【0052】つまり、これら補助電極62と着色層620とは、着色層620の間にBMとしての補助電極62が配されたCF層として構成される。このCF層の上には、感光性のアクリル樹脂等からなる絶縁性の平坦膜63が形成されている。平坦膜63により、着色層620の平坦化及び補助電極62の埋め込みが行われる。平坦膜63の上には、ITO等の透明電極材料からなる複数条の主電極（透明電極）64がストライプ状に形成されている。

【0053】ここで、補助電極62は、主電極64のストライプに沿って配置され、且つBMとして、主電極64の間及び主電極64の一部を遮蔽して非表示部を形成する。一方、着色層620は、主電極64と対応して表示部に位置している。そして、本実施形態においても、平坦膜63に、各補助電極62側から対応する各主電極64側に貫通する穴63aを形成し、各穴63aに、補助電極62と主電極64とを電気的に接続する導電材65を充填した構成としている。

【0054】穴63aは、上記第1実施形態の穴13aと同様の断面テーパ形状、平面形状とでき、導電材65も、上記導電材15同様の構成とできる。なお、穴63aは、着色層620の間の平坦膜63に形成されている。各主電極64及び主電極64の存在しない平坦膜63の上には、液晶を配向させるための配向膜66が形成されている。

【0055】このように、CF基板60は、主電極64に対する補助電極62を平坦膜63に埋め込んだ構造となっている。かかる構成を有するCF基板60も、上記第1実施形態同様に、隔壁やスペーサを介して対向する電極基板（図示しない）と積層固定されている。次に、CF基板60の製造方法の一例について、図8に示す工程流れ図及び図9及び図10の製造工程説明図を参照して述べる。

【0056】まず、図9（a）に示す様に、ガラス基板61の一面61aに、Cr/CrOをスパッタにて成膜し、下地金属62aを形成する（下地金属形成工程S1）。これをフォトリソグラフ技術を用いて、例えば線幅 $20\mu m$ 程度にパターニングすることで、図9（b）に示す様に、補助電極62を形成する（補助電極形成工程S2）。

【0057】その上に、顔料を分散された感光性アクリルを塗布し、これをフォトリソグラフ技術を用いてパターニングする。これを3回繰り返し、図9（c）に示す様に、R、G、Bの着色層620を形成する（着色層形成工程S10）。次に、図9（d）に示す様に、平坦膜62として感光性アクリルを、例えば $4\mu m$ 程度塗布する（平坦膜塗布工程S3）。これを、仮焼成し、露光及び現像して、図9（e）に示す様に、補助電極62の上

の平坦膜63にテープがつくように穴63aを開ける（平坦膜穴形成工程S4）。露光・現像後、本焼成を実施する。

【0058】次に、補助電極62を電極として利用してCuの電気めっきを実施することにより、図10(a)に示す様に、穴63aから露出するよう、穴63aに導電材65を充填する（導電材充填工程S5）。この際、面内のムラを10%以内とするよう、また、平坦膜63との隙間が無い様に、めっき条件を選択することが必要である。

【0059】続いて、その上に、図10(b)に示す様に、穴63aから露出する導電材15と接触するよう、ITOの電極膜64aを形成し（電極膜形成工程S6）、これをフォトリソグラフ技術を用いてパターニングし、図10(c)に示す様に、導電材65と導通する主電極64を形成する（主電極形成工程S7）。その上に、図10(d)に示す様に、例えばポリイミドをオフセット法で印刷することにより、配向膜66を形成する（配向膜形成工程S9）。

【0060】こうして、CF基板60が完成する。なお、上記第1実施形態の下側電極基板10のように、絶縁膜として酸化タンタルを配向膜印刷前に設ける場合もある。しかし、一般的には、絶縁膜は、一対の電極基板のうちの片側の電極基板に設けることが多いため、本実施形態では、CF基板60と対向する図示しない電極基板に設ければよい。

【0061】ところで、通常、CF層のBMは、もともとCr/CrOの2層構造で作られているものが多い。従って、本実施形態によれば、ガラス基板上にCF層が形成された基板を、そのまま用いて、BMを補助電極に適用すれば、簡単にCF基板60が製造できる。また、本実施形態においても、上記第1実施形態と同様に、平坦膜63によって主電極64と補助電極62との電気的接続が阻害されるのを防止し、更に、両電極62、64の良好な電気的接続を実現できる。また、上記第1実施形態と同様に、平坦膜63の穴63aのテープ断面形状による主電極64の断線防止、補助電極62の電気めっき用電極への兼用による確実且つ効率的な導電材15の充填、といった効果を実現することができる。

【0062】（他の実施形態）なお、導電材15は無電解めっきにより形成することも可能である。なお、液晶表示素子用電極基板としては、反強誘電性液晶（AFL

C）以外に、強誘電性液晶（FLC）及び他のスマートチック液晶、ネマチック液晶等を用いた液晶表示素子に用いてもよく、例えば、TFT、STN方式に適用してもよい。

【0063】更に、本発明は、EL（エレクトロルミネッセンス）素子、PDP（プラズマディスプレイ）等に適用される表示素子用電極基板にも適用できる。なお、上記各実施形態においては、基板の一面において、主電極とこれに沿って形成された補助電極との間に、補助電極側から主電極側に貫通する穴を有する絶縁性の平坦膜を介在させ、該穴に、両電極を電気的に接続する導電材を充填した表示素子用電極基板であることを主たる特徴としており、それ以外の部分については、適宜設計変更したものであってもよい。

#### 【図面の簡単な説明】

【図1】本発明の第1実施形態に係る液晶表示素子の概略構成を示す説明図である。

【図2】図1のA-A断面の拡大説明図である。

【図3】上記第1実施形態に係る表示素子用電極基板の製造工程の流れ図である。

【図4】上記第1実施形態に係る液晶表示素子の製造工程説明図である。

【図5】上記図4に続く製造工程説明図である。

【図6】上記図5に続く製造工程説明図である。

【図7】本発明の第2実施形態に係る表示素子用電極基板の概略断面図である。

【図8】上記第2実施形態に係る表示素子用電極基板の製造工程の流れ図である。

【図9】上記第2実施形態に係る表示素子用電極基板の製造工程説明図である。

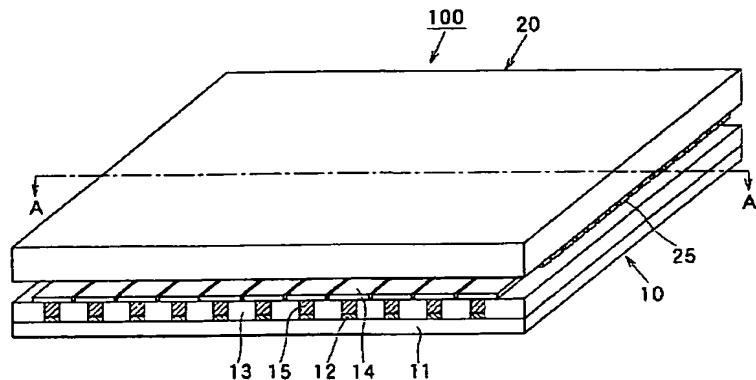
【図10】上記図9に続く製造工程説明図である。

【図11】従来の一般的な表示素子用電極基板の製造工程説明図である。

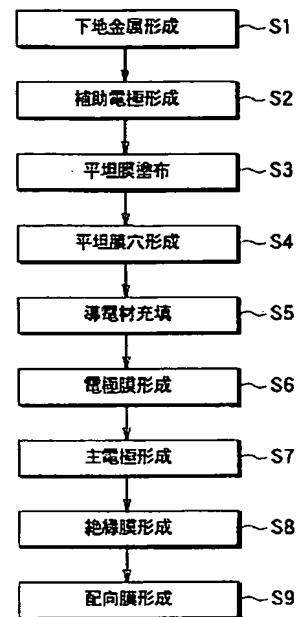
#### 【符号の説明】

11、61…ガラス基板、11a、61a…ガラス基板の一面、12、62…補助電極、13、63…平坦膜、13a、63a…平坦膜の穴、14、64…主電極、15、65…導電材、S1…下地金属形成工程、S2…補助電極形成工程、S3…平坦膜塗布工程、S4…平坦膜穴形成工程、S5…導電材充填工程、S6…電極膜形成工程、S7…主電極形成工程。

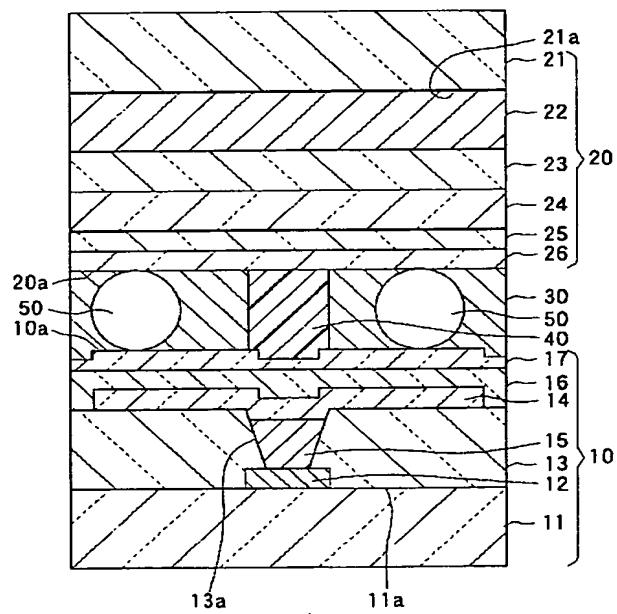
【図1】



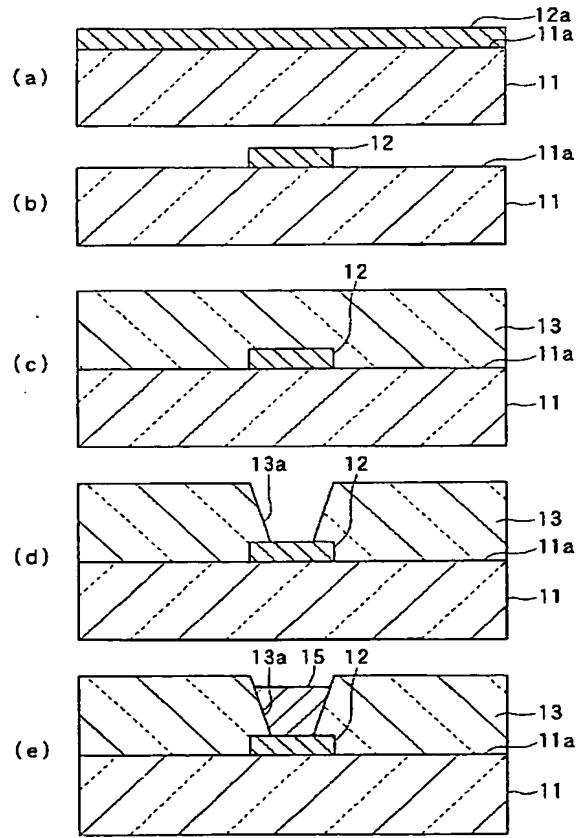
【図3】



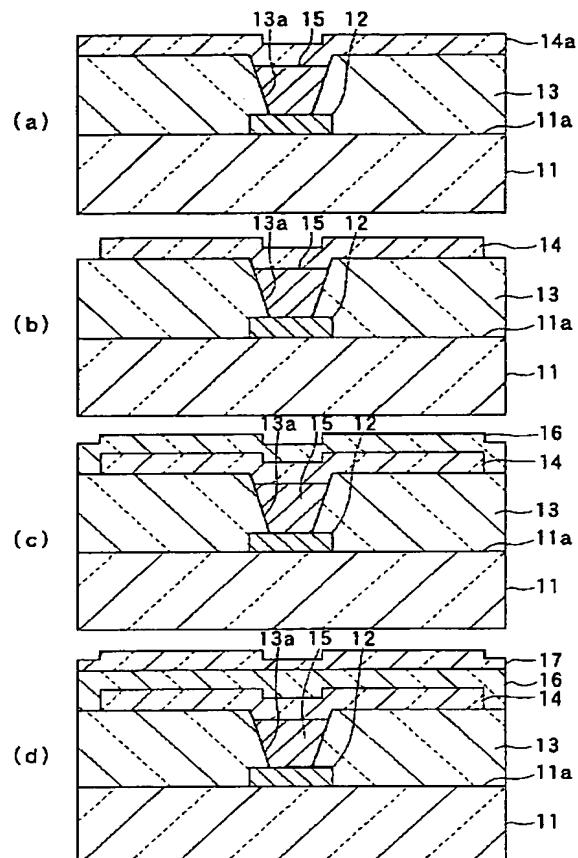
【図2】



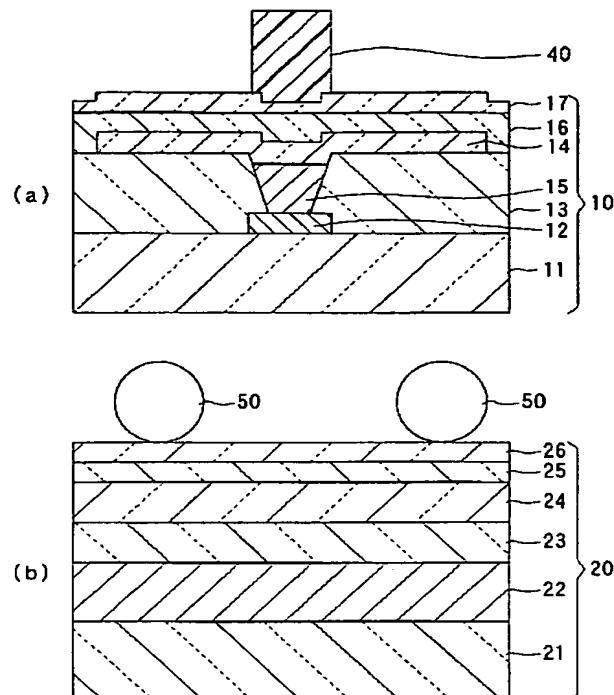
【図4】



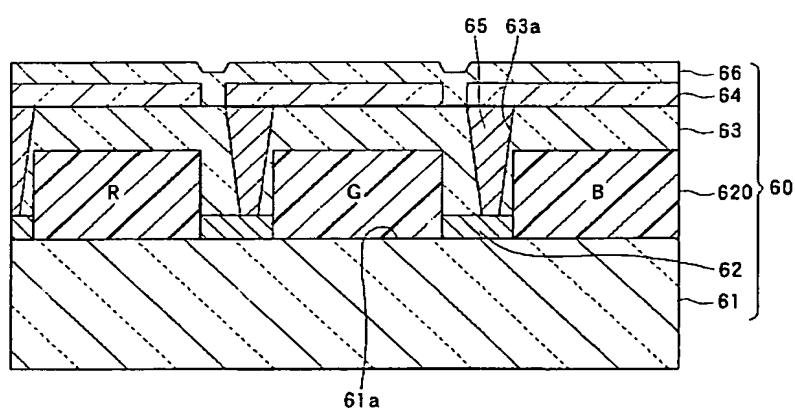
【図5】



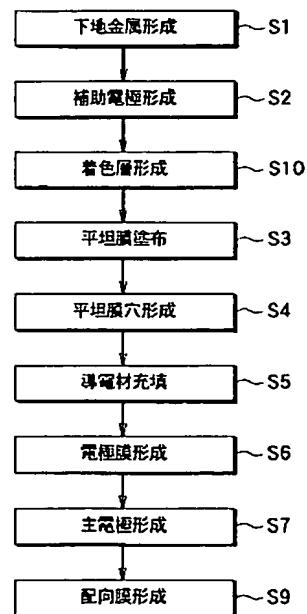
【図6】



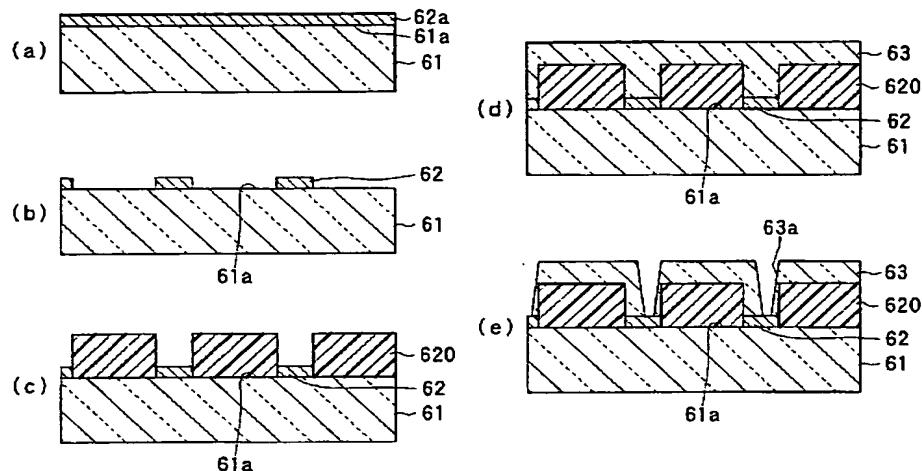
【図7】



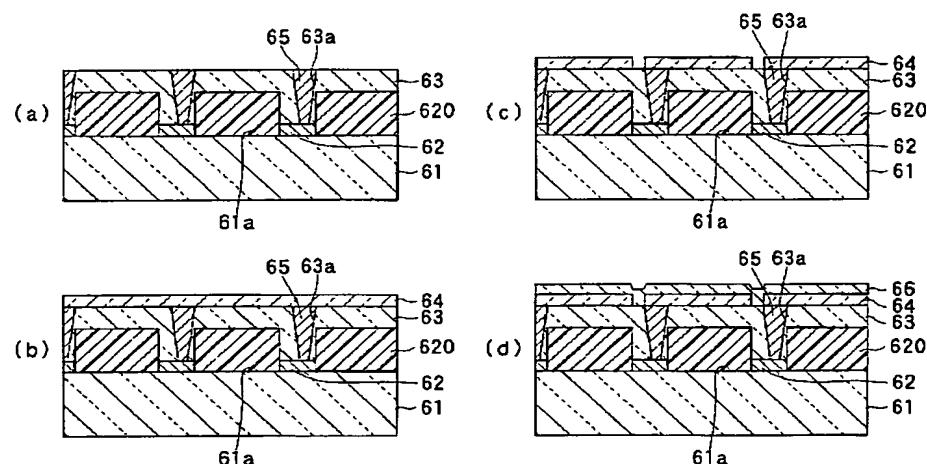
【図8】



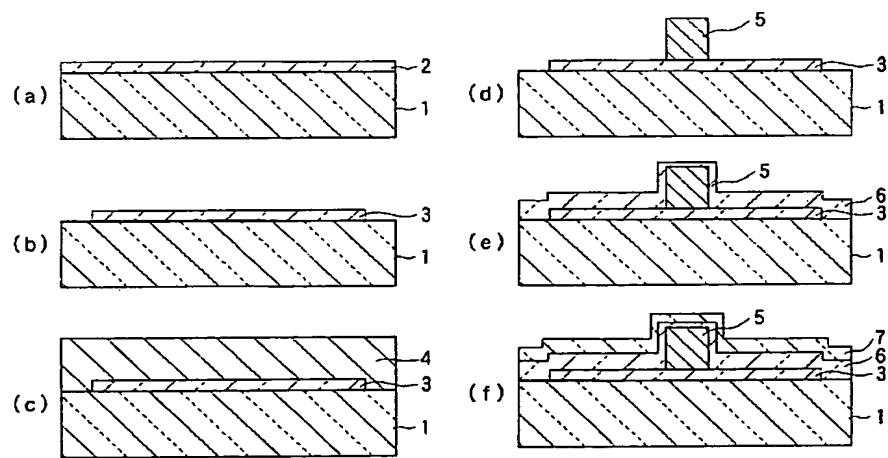
【図9】



【図10】



【図11】



## フロントページの続き

(72) 発明者 加藤 博道  
愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソーカ  
(72) 発明者 末松 和重  
愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソーカ

F ターム(参考) 2H092 GA16 GA17 GA25 GA27 GA35  
HA04 HA06 JB52 JB56 JB58  
KB22 MA05 MA10 MA11 MA13  
NA01 NA15 NA16 NA19 NA28  
PA03 PA08 PA09 QA10 QA14  
5C094 AA03 AA42 AA43 BA02 BA43  
DA14 EA04 GB01 HA08